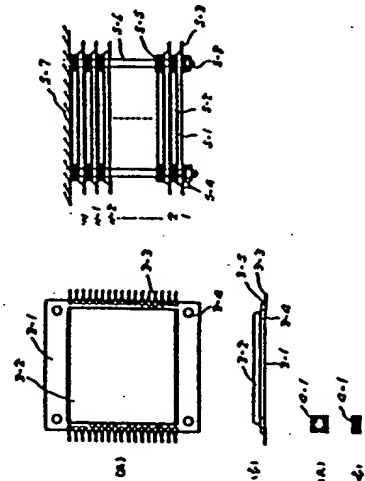


(54) MOUNTING METHOD OF MULTICHIP PACKAGE:

- (11) 58-96756 (A) (43) 8.6.1983 (19) JP
 (21) Appl. No. 56-194428 (22) 4.12.1981
 (71) TOKYO SHIBAURA DENKI K.K. (72) YOSHITAKA FUKUOKA
 (51) Int. Cl. H01L23/32, H01L23/02

PURPOSE: To perform mounting of the multichip packages having favorable efficiency by a method wherein penetrating holes of resin blocks are positioned to penetrating holes of two or more provided at the circumferential part of the respective multichip packages, and metal bars are inserted therein to be supported and to be fixed to a case body.

CONSTITUTION: IC's are supported to be fixed to a substrate 3-1, and are sealed airtightly by a cap 3-2. Input-output terminals 3-3 are soldered with silver solder 3-5 outwardly and in parallel with the face of the substrate. The penetrating holes 3-4 are provided in the substrate 3-1 at the circumference of the cap 3-2. Penetrating holes 4-1 of the same diameter with the hole 3-4 of the substrate 3-1 are provided in the resin blocks of Teflon, etc., having a little elasticity, and utilizing the holes 4-1 of the blocks 5-5 thereof and the holes 3-4 of the substrate, the rigid body bars 5-6 of metal, etc., are inserted using the blocks 5-5 as the interlayer insulators, and the tips are fixed by screws to the case body 5-7. By this constitution, the multichip packages of a large number can be mounted having favorable efficiency and in high density to the case body having a space in the perpendicular direction.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58-96756

⑫ Int. Cl.
H.01L 23/32
23/02

識別記号

庁内整理番号
6240-5F
7738-5F

⑬ 公開 昭和58年(1983)6月8日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ マルチチップパッケージの実装方法

⑮ 特 願 昭56-194428

⑯ 出 願 昭56(1981)12月4日

⑰ 発 明 者 福岡義孝

川崎市幸区小向東芝町1 東京芝
浦電気株式会社総合研究所内

⑱ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑲ 代 理 人 弁理士 則近憲佑 外1名

⑳ 発明の名称

㉑ マルチチップパッケージの実装方法

㉒ 特許請求の範囲

(1) 配線基板上に複数個の電子的機能要素をチップ状態で実装し、当該配線基板の周辺部に電子的機能要素であるチップ部品搭載面に于ける配線基板の外向きに入出力端子を形成し、全体を気密封止べくキャップ等の基体を搭載したマルチチップパッケージの実装方法に於て、前記第1の配線基板の気密封止べく形成されたキャップ等の基体外側の周辺部の少なくとも2ヶ所以上に通孔を設け、第2～第Nの配線基板の周辺部にも第1の配線基板と同箇所同一サイズの通孔を設け、各々の通孔よりも大きな大きさを有し、それ等通孔とはほぼ同一サイズの孔を具備してなる高弾力性の基体の前記配線基板表面からの高さの多少高め、多少弾力性を有するブロックを、該ブロックを各々の配線基板間及び配線

基板と基板等の基体との間に挿入し、第1から第Nまでの配線基板のすべての通孔と、各々の配線基板間及び配線基板と基板等の基体との間に挿入した各々のブロックのすべての通孔とを互に通ずる様な少なくとも2本以上の剛体軸を、前記すべての通孔に挿入し、その剛体軸の先端部を基板等の基体に固着せしめる事により、第1から第Nまでのマルチチップパッケージを支持固定せしめる事を特徴とするマルチチップパッケージの実装方法。

(2) 基板等の基体に支持固定された第1～第Nまでの各々のマルチチップパッケージの配線基板の電子的機能要素であるチップ部品搭載面に于ける配線基板の外向きに形成された前記各々の入出力端子の存在している位置と同一位置に配線要素を有する入出力端子の大きさより多少大きめの通孔を有し、特定の回路機能を有すべく配線を形成したフレキシブル配線基板を形成し、該フレキシブル配線基板を第1～第Nのマルチチップパッケージの各々の入出力端子に挿入し、接続する事により、第1～第Nまでのマルチチップパッケージ相互間の電

マニップレータ等
を印刷面
により特定の図

に基盤に、あるいは
ストと基体ベース

した後、最元部を気
定の回路機能を持た

ズドセラミック基
に金型バンニング等

に基体ベースを印
シートの複数枚重

手積重ねて同時に成
を保持せる所積るソ

高密度配線基板上に
複数個実装し、全体

チップパッケージン
チップパッケージの

パッケージの外観構造
高密度配線基板1-1

形成された少なくとも
く配線基板1-1上

システムを形成してい
チップパッケージ

止用のキャップ等の
。しかしながらこの保

一つのシステムを組
な面積が前記配線基

を複数個実装できる
問題は、前記配線基

が、チップパッケージ
面積とはほぼ同等な

七の基体等の基体内
パッケージを実装する

に、面積が前記配線
面積に比べて大きい

面積を考慮して成
する所は、平面的な

効率よく多数の
なる方法を提供する

体等の基体の平面的
方向には、前記一

(8)

チップの配線基板1-1の厚さとキャップ等
の基体1-2の厚さの和の倍のスペースが存在
する様な場合に特に有効である。

発明の実施例

以下、本発明の一実施例を図面を参照しながら
説明する。第3図(4)は平面図、(5)は側面図、(6)は

本発明によるマルチチップパッケージの構造を示す
ものであり、3-1は電子的機能要素であるIC

チップ等のチップ部品は支持固定する配線基板、
3-2はそれらのチップ部品全体を気密封止すべ

く配線基板3-1上にハンダ付けあるいはウエル
ディング等の手法により形成されたキャップ等の

基体を示す。また3-3は、マルチチップパケ
ージのチップ部品表面に平行に外向きにハンダ

付けあるいは銀ロー3-5付け等の手法により形
成された入出力端子を示すものである。また3-

4は本発明による気密封止すべく形成されたキャ
ップ等の基体3-2の周辺部に配線基板3-1に

形成された少なくとも2ヶ所以上(図において
は、配線基板1-1上(2ヶ所))の通孔を示している。第4図(4)は平面図、

(7)

マルチチップパッケージを効率よく実装する事が
可能となった。5-1はマルチチップパッケージ

配線基板、5-2は気密封止すべく形成された
チップ等の基体、5-3はマルチチップパケ

ージの入出力端子を示す。また5-8は前記金属
の両端の先端を例えばボルト等によりネジ止

したその状態を示す。ここに於て、各々の第
N+1までのマルチチップパッケージの入出

力端子5-3の電気的接続の形成方法としては、
金属ワイヤ等を用いて接続事故を起こす事なく、

ハンダ付け等により形成しても良いが、例
えば、前記配線基板(フレキシブルプリント配線

基板)に、あらかじめ各々のマルチチップパケ
ージの入出力端子5-3の存在する位置に通孔を設

定し、各の入出力端子5-3間の配線を形成し
、該配線基板(フレキシブルプリント配線基板)を

マルチチップパッケージの入出
力端子5-3に挿入し、ハンダ付け等の手法によ

り、電気的接続を形成するとより容易
に、信頼性よく各々のマルチチップパケ

(9)

(6)は側面図)は、本発明による配線基板3-1を
両面接着する事のない様な多少弾力性を有する例え

ばテフロン等の樹脂ブロックを示しており、その例
えはテフロン等の樹脂ブロックには、前記配線基

板3-1の周辺部に形成された通孔3-4とはほぼ
同一サイズの通孔4-1が形成されている。第5

図は本発明によるマルチチップパッケージ(第3
図)を基体等の基体5-7に実装した実装方法を

示す側面図である。すなわち第1のマルチチップ
パッケージから第Nのマルチチップパッケージの

各々の間及び第Nのマルチチップパッケージと基
体との間に、前記マルチチップパッケージの周辺

部に設けた少なくとも2ヶ所以上の通孔3-4の
存在する位置に前記例えはテフロン等の樹脂ブ

ロック5-5の通孔4-1の位置を合わせ当該テフ
ロン等の樹脂ブロック5-5(第4図)を挿入し、

これ等の通孔、複数個の3-4及び4-1を完通
する様な例えは金属等の剛性棒5-6を挿入し、

その先端をネジ止め等の方法にて基体等の基体5
-7に支持固定する事により第1から第Nまでの

(10)

の入出力端子5-3間の電気的接続が形成され得
るであろう。

発明の効果

本発明を採用する事により、平面的には小さな
面積しか有さないが、それに垂直な方向にはある

程度のスペースを有する基体等の基体に多数のマ
ルチチップパッケージを効率よく非常に高密度に

実装する事が可能と成った。

発明の実形例

尚、本発明の一実施例の図面による説明で、第
4図の例えはテフロン等の樹脂ブロックは、第6

図(4)は平面図、(5)は側面図)に示す如く、前記マ
ルチチップパッケージの気密封止すべく形成された

キャップ等の基体の周囲を固く接合する様な構造に
してよい。但し通孔6-1は、マルチチップパケ

ージの配線基板の周辺部に設けた通孔と同一位
置にほぼ同一サイズで形成する事が必要である。

また、本発明のマルチチップパッケージの配線基
板及び気密封止すべくキャップ等の基体は、十

べて長方形にて説明して来たが、これは円形あるい

至 1-3, 2-3, 3-3, 5-3 ... マルチタップバナーの
入出力端子、

2-4...プリント配線基板、

3-4, 5-4...本発明により形成されたマルチチップパッケージ用配線基板周辺の通孔。

5-6...本発明による金属等の剛体部、

5-7 ... 胚体等の毛体。

代理人 弁理士 則 近 藤 佑
(任 務 1 名)

円筒形、あるいは六角形の場合、本発明を適用したものに円筒状あるいは六角筒状の酸体等の蓋体を有する場所が、非常に高密度に効果良く密封することができ、かつ一歩を突破する事が可能と成る。以下には電子機器の超小型化に貢献する事を可能成らしむる事ができた。

图面○简单说明

第1図は従来のマルナチップパッケージの斜視図、第2図(4)(4)は従来のマルナチップパッケージの実装方法を示す図、第3図(4)(4)は本発明によるマルナチップパッケージを説明するための図、第4図(4)(4)は本発明によるチフロン等の樹脂ブロックを示す図、第5図は本発明によるマルナチップパッケージの実装方法を示す図、第6図は第4図に示すチフロン等の樹脂ブロックの他の変形例を示す図である。

層1-1, 2-1, 3-1, 5-1...アルミナセラミック等の
アルミナ系用高密度配線基板、...

（上） $2 \times 2 = 2$ 、 $3 \times 2 = 2$ 、 $5 \times 2 = 2$ …マルナチップパッケージの
気密封止用のチップ等の基体。

國家圖書館藏

此其大者也。故曰：『君子居則觀象而玩辭，動則知微而見道。』

[illegible]

ॐ नमो भगवते वासुदेवाय ॥

ॐ नमो भगवते वासुदेवाय ॥

॥ श्रीगणेशाय नमः ॥

271 第六卷

11-9-69

100

[illegible]

1950年10月1日










11-10-68

中国书店

... 11

1950年10月1日

三、關於「三民主義」

五、

十、說書之要

... 177

100

2

1. The first step is to identify the problem or question that needs to be answered. This involves understanding the context and the specific requirements of the task.

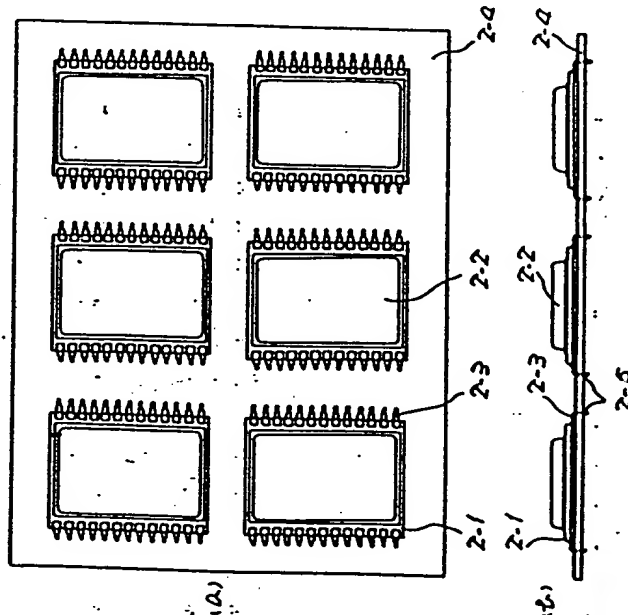
12-11-64

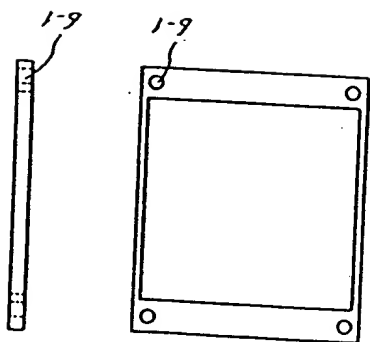
1

Journal of Management Studies, 19(1), 67-80.

100

2
5





(a) (b)

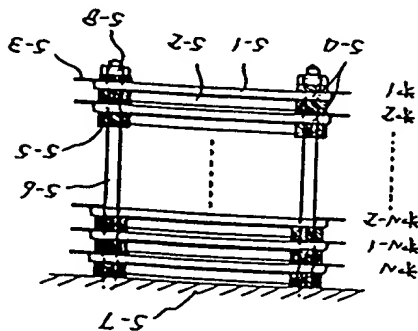
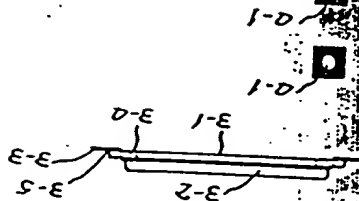
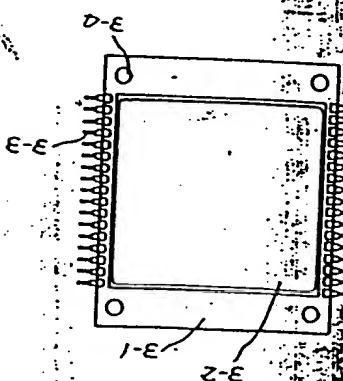


图 2

110458-90756 (5)



(a)



(b)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.